

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4147012号
(P4147012)

(45) 発行日 平成20年9月10日 (2008.9.10)

(24) 登録日 平成20年6月27日 (2008.6.27)

(51) Int.Cl.

F I

A 6 1 B 1/04 (2006.01)**H O 1 L 27/148 (2006.01)****H O 4 N 5/14 (2006.01)****H O 4 N 5/225 (2006.01)****H O 4 N 5/335 (2006.01)**

A 6 1 B 1/04 3 7 2

H O 1 L 27/14 B

H O 4 N 5/14 Z

H O 4 N 5/225 C

H O 4 N 5/335 Z

請求項の数 7 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2001-245946 (P2001-245946)
 (22) 出願日 平成13年8月14日 (2001.8.14)
 (65) 公開番号 特開2003-52625 (P2003-52625A)
 (43) 公開日 平成15年2月25日 (2003.2.25)
 審査請求日 平成17年5月11日 (2005.5.11)

(73) 特許権者 000113263
 H O Y A 株式会社
 東京都新宿区中落合2丁目7番5号
 (74) 代理人 100090169
 弁理士 松浦 孝
 (72) 発明者 高見 敏
 東京都板橋区前野町2丁目36番9号 旭
 光学工業株式会社内
 (72) 発明者 石塚 之宏
 東京都板橋区前野町2丁目36番9号 旭
 光学工業株式会社内

審査官 本郷 徹

最終頁に続く

(54) 【発明の名称】 電子内視鏡の画素信号伝送回路装置

(57) 【特許請求の範囲】

【請求項 1】

電子内視鏡の固体撮像素子から読み出された一連の画素信号を伝送するための画素信号伝送回路装置であって、

前記固体撮像素子から前記一連の画素信号を前記電子内視鏡内の C C D 駆動回路に伝送するための画素信号伝送ラインと、

前記画素信号伝送ラインの一端と前記固体撮像素子の画素信号出力端子との間に介在するエミッタフォロワと、

前記 C C D 駆動回路内に設けられた電源から前記固体撮像素子に給電する電源ラインと、

前記 C C D 駆動回路内に設けられ、しかも前記画素信号伝送ラインの他端と前記電源ラインとの間に介在する定電流回路とを具備して成る画素信号伝送回路装置。

【請求項 2】

請求項 1 に記載の画素信号伝送回路装置において、前記定電流回路が単一のトランジスタと複数の抵抗とから構成されることを特徴とする画素信号伝送回路装置。

【請求項 3】

請求項 2 に記載の画素信号伝送回路装置において、前記複数の抵抗が第 1 の抵抗、第 2 の抵抗及び第 3 の抵抗から成り、前記トランジスタのベースが一方では前記第 1 の抵抗を介して前記電源ラインに接続され、他方では前記第 2 の抵抗を介して接地され、前記トランジスタのエミッタが前記第 3 の抵抗を介して前記電源ラインに接続され、前記トランジスタのコレクタが前記画素信号伝送ラインに接続されることを特徴とする画素信号伝送回路

10

20

装置。

【請求項 4】

請求項 1 に記載の画素信号伝送回路装置において、前記定電流回路が一对のトランジスタから成る一体成形品の IC チップと、複数の抵抗とを含み、しかも前記定電流回路の電流値が該一对のトランジスタの特性に依存しないように構成されていることを特徴とする画素信号伝送回路装置。

【請求項 5】

請求項 4 に記載の画素信号伝送回路装置において、前記一对のトランジスタが第 1 及び第 2 のトランジスタから成り、前記複数の抵抗が第 1、第 2 及び第 3 の抵抗から成り、前記第 1 のトランジスタのベースが前記第 2 のトランジスタのエミッタに接続され、前記第 2 のトランジスタのベースが前記第 1 のトランジスタのコレクタに接続され、前記第 1 のトランジスタのエミッタが前記第 1 の抵抗を介して前記電源ラインに接続され、前記第 1 のトランジスタのコレクタが前記第 2 の抵抗を介して接地され、前記第 2 のトランジスタのエミッタが前記第 3 の抵抗を介して前記電源ラインに接続され、前記第 2 のトランジスタのコレクタが前記画素信号伝送ラインの他端に接続され、前記第 1 の抵抗と前記第 2 の抵抗とが同じ抵抗値を持つことを特徴とする画素信号伝送回路装置。

10

【請求項 6】

請求項 1 に記載の画素信号伝送回路装置において、前記定電流回路が一对のトランジスタから成る一体成形品の第 1 の IC チップと、一对のトランジスタから成る一体成形品の第 2 の IC チップと、複数の抵抗とを含み、しかも前記定電流回路の電流値が前記第 1 の IC チップの一对のトランジスタの特性に依存しないように構成されていることを特徴とする画素信号伝送回路装置。

20

【請求項 7】

請求項 6 に記載の画素信号伝送回路装置において、前記第 1 の IC チップの一对のトランジスタが第 1 及び第 2 のトランジスタから成り、前記第 2 の IC チップの一对のトランジスタが第 1 及び第 2 のトランジスタから成り、前記複数の抵抗が第 1、第 2 及び第 3 の抵抗から成り、前記第 1 の IC チップの第 1 のトランジスタのベースが前記第 1 の IC チップの第 2 のトランジスタのエミッタに接続され、前記第 1 の IC チップの第 2 のトランジスタのベースが前記第 1 の IC チップの第 1 のトランジスタのコレクタに接続され、前記第 2 の IC チップの第 1 及び第 2 のトランジスタのベースが互いに接続され、前記第 1 の IC チップの第 1 のトランジスタのコレクタが第 1 の抵抗を介して前記電源ラインに接続され、前記第 1 の IC チップの第 1 のトランジスタのエミッタが第 2 の抵抗を介して接地され、前記第 1 の IC チップの第 2 のトランジスタのエミッタが第 3 の抵抗を介して接地され、前記第 1 の IC チップの第 2 のトランジスタのコレクタが前記第 2 の IC チップの第 1 及び第 2 のトランジスタのベースに接続されると共に前記第 2 の IC チップの第 1 のトランジスタのコレクタに接続され、前記第 2 の IC チップの第 1 及び第 2 のトランジスタの双方のエミッタが前記電源ラインに接続され、前記第 2 の IC チップの第 2 のトランジスタのコレクタが前記画素信号伝送ラインに接続され、前記第 1 の抵抗と前記第 2 の抵抗とが同じ抵抗値を持つことを特徴とする画素信号伝送回路装置。

30

【発明の詳細な説明】

40

【0001】

【発明の属する技術分野】

本発明は電子内視鏡の固体撮像素子から読み出された一連の画素信号を伝送するための画素信号伝送回路装置に関する。

【0002】

【従来の技術】

周知のように、電子内視鏡（電子スコープ）は固体撮像素子として例えば CCD (charge-coupled device) 撮像センサを備え、映像信号処理ユニット及び TV モニタ装置と共に用いられる。即ち、CCD 撮像センサで撮られた光学的内視鏡像は一連の画素信号に光電変換され、その一連の画素信号は適宜処理された後に映像信号として映像信号処理ユニット

50

に送られ、映像信号は映像信号処理ユニットで更に処理された後にＴＶ信号としてＴＶモニタ装置に送られ、これにより光学的内視鏡像がＴＶモニタ装置の表示画面上に再現される。

【０００３】

電子内視鏡は剛性構造の操作部と、この操作部と一体的形成された可撓性の身体挿入部と、該操作部から映像信号処理ユニット側に向けて延びる信号ケーブルとから構成される。該操作部から映像信号処理ユニット側に向けて延びる信号ケーブルの先端にはコネクタが装着され、このコネクタは映像信号処理ユニット側のソケットに着脱自在に接続される。即ち、電子内視鏡は操作部からの信号ケーブルのコネクタを介して映像信号処理ユニットに着脱自在に接続されるようになっている。というのは、電子内視鏡即ち電子スコープには、種々の種類のもの、例えば胃スコープ、大腸スコープ、気管支スコープ等のもがあり、これら種々の電子スコープによって映像信号処理ユニットが共用されるからである。

10

【０００４】

ＣＣＤ撮像センサは電子内視鏡の身体挿入部の先端に装着されるが、しかしＣＣＤ撮像センサを駆動させるＣＣＤ駆動回路は例えばその操作部内に設けられ、ＣＣＤ撮像センサとＣＣＤ駆動回路とは電子内視鏡の身体挿入部及び操作部に挿通させられた複数の信号ラインによって互いに接続される。というのは、身体挿入部、特にその先端部側については、電子内視鏡の使用時に患者の苦痛を和らげるために、できるだけ小さくしかも細くすることが要求されるからである。電子内視鏡の身体挿入部の長さについては、その種類にもよるが、１メートル未満のものから数メートルに達することもある。従って、電子内視鏡の身体挿入部、操作部に挿通させられる信号ラインの長さについては通常は１メートルを超えるものとなる。なお、ＣＣＤ駆動回路は上述した信号ケーブルを介して映像信号処理ユニットに接続される。

20

【０００５】

ＣＣＤ撮像センサとＣＣＤ駆動回路とを接続する複数の信号ラインにはＣＣＤ撮像センサから一連の画素信号を読み出すためにＣＣＤ駆動回路からＣＣＤ撮像センサにＣＣＤ駆動信号を伝送するＣＣＤ駆動信号伝送ラインと、ＣＣＤ撮像センサから読み出された画素信号をＣＣＤ駆動回路に伝送する画素信号伝送ラインとが含まれる。この場合、画素信号に対するノイズの混入を阻止するためには、画素信号の伝送を低インピーダンスで行うことが必要である。なお、ＣＣＤ撮像センサとＣＣＤ駆動回路との間には上述したような信号ラインの他にＣＣＤ撮像センサに給電する電源ライン等も含まれる。

30

【０００６】

従来では、画素信号の伝送を低インピーダンスで行うために、ＣＣＤ撮像センサからＣＣＤ駆動回路への画素信号の伝送についてはバッファ回路を介して行うことが一般的に行われ、そのようなバッファ回路は単トランジスタ増幅回路即ちエミッタフォロワとして構成される。詳述すると、例えば、トランジスタとしてＰＮＰタイプのものが使用されるとき、トランジスタのベースにはＣＣＤ撮像センサの出力端子が接続され、そのエミッタは適当な抵抗を介してＣＣＤ駆動回路側の電源ラインに接続されると共にそのコレクタは接地され、画素信号伝送ラインの一端は該エミッタと該抵抗との間に接続される。このような回路構成によれば、ＣＣＤ撮像センサからＣＣＤ駆動回路に画素信号を低インピーダンスで伝送することが可能となる。

40

【０００７】

しかしながら、上述したエミッタフォロワの構成の問題点として、電子内視鏡の身体挿入部の先端側にトランジスタの他に抵抗を設けなくてはならないということが挙げられる。というのは、身体挿入部の細径化のためには、身体挿入部においてそのような抵抗の設置スペースすら排除することが要求されるからである。そこで、上述したようなエミッタフォロワのエミッタと電源ラインとの間に介在させるべき抵抗をＣＣＤ駆動回路側に設けることが提案されている。このような構成では、画素信号伝送ラインの一端がトランジスタのエミッタ側に接続され、その他端がＣＣＤ駆動回路側で分岐されて該抵抗を介して電源ラインに接続される。かくして、このような構成によれば、電子内視鏡の身体挿入部の先

50

端側にはトランジスタだけを設ければよく、電子内視鏡の身体挿入部の細径化に寄与し得ることになる。

【 0 0 0 8 】

【発明が解決しようとする課題】

ところで、CCD撮像センサから出力される画素信号の基準電圧レベル（即ち、CCD撮像センサの基板電圧 V_{SUB} ）には該CCD撮像センサの製品毎に変動があるので、個々の電子内視鏡のCCD撮像センサから常に安定した振幅で画素信号が得られるようにするためには、画素信号の基準電圧レベルの変動に応じて上述した抵抗の抵抗値を決めることが必要である。このことは、個々のCCD撮像センサの製品毎に専用のCCD駆動回路が用意されなければならないということを意味し、その結果、電子内視鏡の効率的な製造が阻害されるということになる。

10

【 0 0 0 9 】

これとは反対に、画素信号の基準電圧レベルの変動に拘わらず、上述した抵抗の抵抗値を適当な値とした場合には、そのCCD駆動回路にはどのCCD撮像センサにも使用し得るという汎用性が与えられて、電子内視鏡の製造の効率化には寄与し得るが、しかしながら個々の電子内視鏡のCCD撮像センサから得られる画素信号の振幅は乱れたものとなるので、その後の画素信号の処理が面倒になる。

【 0 0 1 0 】

本発明は上記問題に鑑みてなされたものであり、電子内視鏡の固体撮像素子から読み出された一連の画素信号を伝送するための画素信号伝送回路装置であって、個々の固体撮像素子から得られる画素信号の基準電圧レベルの変動に拘わらず、その一連の画素信号の振幅に乱れを生じさせないように構成された画素信号伝送回路装置を提供することを目的とする。

20

【 0 0 1 1 】

【課題を解決するための手段】

本発明による画素信号伝送回路装置は、電子内視鏡の固体撮像素子から読み出された一連の画素信号を伝送するためのものであって、該固体撮像素子から一連の画素信号を電子内視鏡内のCCD駆動回路に伝送するための画素信号伝送ラインと、この画素信号伝送ラインの一端と固体撮像素子の画素信号出力端子との間に介在するエミッタフォロワと、該CCD駆動回路内に設けられた電源から固体撮像素子に給電する電源ラインと、該CCD駆動回路内に設けられ、しかも画素信号伝送ラインの他端と電源ラインとの間に介在する定電流回路とを具備して成るものである。

30

【 0 0 1 2 】

本発明の一実施形態にあつては、定電流回路は単一のトランジスタと複数の抵抗とから構成され得る。複数の抵抗は第1の抵抗、第2の抵抗及び第3の抵抗から成り、トランジスタのベースは一方では第1の抵抗を介して電源ラインに接続され、他方では第2の抵抗を介して接地される。また、トランジスタのエミッタは第3の抵抗を介して電源ラインに接続され、そのコレクタは画素信号伝送ラインに接続される。

【 0 0 1 3 】

本発明の好ましい実施形態にあつては、定電流回路は一对のトランジスタから成る一体成形品のICチップと、複数の抵抗とを含み、しかも定電流回路の電流値が該一对のトランジスタの特性に依存しないように構成される。一对のトランジスタが第1及び第2のトランジスタから成り、複数の抵抗が第1、第2及び第3の抵抗から成る。第1のトランジスタのベースは第2のトランジスタのエミッタに接続され、第2のトランジスタのベースは第1のトランジスタのコレクタに接続される。第1のトランジスタのエミッタは第1の抵抗を介して電源ラインに接続され、そのコレクタは第2の抵抗を介して接地される。一方、第2のトランジスタのエミッタは第3の抵抗を介して電源ラインに接続され、そのコレクタは画素信号伝送ラインの他端に接続される。このような構成において、第1の抵抗と第2の抵抗とは同じ抵抗値を持つ。

40

【 0 0 1 4 】

50

本発明の更に好ましい実施形態にあつては、定電流回路は一对のトランジスタから成る一体成形品の第1のICチップと、一对のトランジスタから成る一体成形品の第2のICチップと、複数の抵抗とを含み、しかもその電流値が第1のICチップの一对のトランジスタの特性に依存しないようにされる。第1のICチップの一对のトランジスタは第1及び第2のトランジスタから成り、第2のICチップの一对のトランジスタは第1及び第2のトランジスタから成り、複数の抵抗は第1、第2及び第3の抵抗から成る。第1のICチップの第1のトランジスタのベースは第1のICチップの第2のトランジスタのエミッタに接続され、第1のICチップの第2のトランジスタのベースは第1のICチップの第1のトランジスタのコレクタに接続され、第2のICチップの第1及び第2のトランジスタのベースは互いに接続される。第1のICチップの第1のトランジスタのコレクタは第1の抵抗を介して電源ラインに接続され、そのエミッタは第2の抵抗を介して接地される。第1のICチップの第2のトランジスタのエミッタは第3の抵抗を介して接地され、そのコレクタは第2のICチップの第1及び第2のトランジスタのベースに接続されると共に第2のICチップの第1のトランジスタのコレクタに接続される。第2のICチップの第1及び第2のトランジスタの双方のエミッタは電源ラインに接続され、第2のICチップの第2のトランジスタのコレクタは画素信号伝送ラインに接続される。このような構成において、第1の抵抗と第2の抵抗とが同じ抵抗値を持つ。

10

【0015】

【発明の実施の形態】

次に、添付図面を参照して、本発明による画素信号伝送回路装置の幾つか実施形態について説明する。

20

【0016】

先ず、図1を参照すると、本発明による画素信号伝送回路装置が組み込まれた電子内視鏡（電子スコープ）が参照符号10で全体的に示される。同図に示すように、電子内視鏡10は映像信号処理ユニット12及びTVモニタ装置14と共に用いられる。

【0017】

電子内視鏡10は剛性構造の操作部10Aと、可撓性の身体挿入部10Bとから成る。身体挿入部10Bの先端側には固体撮像素子として例えばCCD(charge-coupled device)撮像センサ16が装着され、一方操作部10B内にはCCD駆動回路18が設けられる。CCD撮像センサ16とCCD駆動回路18とは複数の信号ラインによって互いに接続され、図1では、CCD撮像センサから一連の画素信号を読み出すためにCCD駆動回路からCCD撮像センサにCCD駆動信号を伝送するCCD駆動信号伝送ラインが参照符号20で示され、またCCD撮像センサから読み出された画素信号をCCD撮像センサに伝送する画素信号伝送ラインが参照符号22で示される。

30

【0018】

なお、CCD駆動信号には後述するように第1のCCD水平レジスタ転送クロックパルスH1、第2のCCD水平レジスタ転送クロックパルスH2及びリセットゲートクロックパルスRG等が含まれるが、図1では、それら信号ラインが唯一本の信号ライン20によって纏めて図示されている。

【0019】

40

図1には図示されないが、電子内視鏡10の操作部10Aからは映像信号処理ユニット12側に向けて信号ケーブルが延び、その信号ケーブルの先端にはコネクタが装着され、このコネクタは映像信号処理ユニット12側のソケットに着脱自在に接続される。要するに、このような信号ケーブルを介して、CCD駆動回路18は映像信号処理ユニット12内の映像信号処理回路24に接続される。

【0020】

CCD撮像センサ16から読み出された一連の画素信号は後述するようにCCD駆動回路18で適宜サンプリング等の処理がなされた後に映像信号VSとして映像信号処理回路24に送られ、そこで映像信号VSは一旦増幅された後に種々の信号処理を受けた後にTV信号としてTVモニタ14に送られ、そこでCCD撮像センサ16によって撮られた内視

50

鏡像がTV信号に基づいてTVモニタ装置14によって再現される。なお、電子内視鏡10では、従来周知の面順次カラー方式或いは同時カラー方式のいずれかが採用されており、このためTVモニタ装置14による内視鏡像の再現はカラー表示で行われる。

【0021】

また、CCD駆動回路18と映像信号処理回路24との間では、映像信号VSの他に種々の信号やデータの遣り取りが行われる。図1では、映像信号処理回路24からCCD駆動回路18に信号やデータを送信するための送信ラインが参照符号26で代表的に示され、またCCD駆動回路18から映像信号処理回路24に信号やデータを送信するための送信ラインが参照符号28で代表的に示されている。

【0022】

映像信号処理回路24からCCD駆動回路18に送信される信号としては、例えば、CCD駆動回路18からCCD撮像センサ16に出力されるCCD駆動信号の出力タイミングを決定するタイミング信号や、CCD撮像センサ16で得られた画素信号から映像信号VSを生成する際の設定データが挙げられる。

【0023】

一方、CCD駆動回路18から映像信号処理回路24に送信される信号としては、例えば映像信号処理ユニット12に対する電子内視鏡10の接続を知らせる接続検出信号や、CCD駆動信号に含まれるクロックパルス(H1、H2、GR)の周波数データが挙げられる。なお、電子内視鏡10のタイプが異なった場合には、CCD撮像センサ16の一フレーム分の画素数が異なることがあり、このとき映像信号VSを映像信号処理回路24で処理する際の処理タイミングはかかる周波数データに基づいて決められる。

【0024】

図2を参照すると、CCD撮像センサ16及びCCD駆動回路18がブロック図として図示される。同図に示すように、CCD駆動回路18にはマイクロコンピュータ30が設けられ、そこには中央処理ユニット(CPU)、種々のルーチンを実行するためのプログラム、定数等を格納する読出し専用メモリ(ROM)、データ等を一時的に格納する書込み/読出し自在なメモリ(RAM)及び入出力インターフェース(I/O)等が設けられ、CCD駆動回路18の動作全般を制御する。

【0025】

また、CCD駆動回路18にはマイクロコンピュータ30の他に種々の構成要素が設けられるが、図2では、特に本発明と関連する構成要素として、タイミング回路32、バッファ回路34、相関二重サンプリング(CDS)回路36、カウンタ38、CCDプロセス処理回路40、書込み可能な不揮発性メモリ即ちEEPROM42及び定電流回路44が示されている。

【0026】

タイミング回路32はマイクロコンピュータ30の制御下で動作させられ、そこからは種々の制御クロックパルスが出力される。例えば、上述したようなCCD駆動信号、即ち第1のCCD水平レジスタ転送クロックパルスH1、第2のCCD水平レジスタ転送クロックパルスH2及びリセットゲートクロックパルスRGがそれぞれ適当な抵抗R1及びバッファ回路34を介してCCD撮像センサ16に対して出力される。このような駆動信号がCCD撮像センサ16に入力されると、一連のカラー画素信号がCCD撮像センサ16から読み出されて、高周波電圧信号として画素信号伝送ライン22を通して出力される。図2に示すように、画素信号伝送ライン22は適当な容量のキャパシタCを介してCDS回路36に接続され、CCD撮像センサ16から読み出された一連のカラー画素信号はキャパシタCを介してCDS回路36に入力される。

【0027】

一方、図2から明らかなように、リセットゲートクロックパルスRGはカウンタ38にも入力され、その個々のパルス信号がカウンタ38に入力される度毎にカウンタ38はリセットされてカウントを開始する。カウンタ38のカウント数が所定の設定値に到達すると、即ち所定の時間が経過すると、タイミング回路32からクランプパルスCP及びサンプ

10

20

30

40

50

ル・ホールド・パルスSHがCDS回路36に対して出力され、このとき一連の画素信号から映像信号VSが順次サンプリングされる。即ち、CCD撮像センサ16から読み出された一連のカラー画素信号がCDS回路36に到達するまでの時間は画素信号伝送ライン22の長さによって異なり(換言すれば、使用される電子内視鏡のタイプによって異なり)、カウンタ38はその時間遅れをカウントし、これにより一連のカラー画素信号から映像信号VSが適正にサンプリングされるようになっている。

【0028】

CDS回路36から出力された映像信号VSはCCDプロセス処理回路40に送られ、そこで適当な処理例えばホワイトバランス処理やカラーバランス処理等を受けた後に映像信号処理ユニット12の映像信号処理回路24に送られる。なお、ホワイトバランス処理やカラーバランス処理等のための設定データは上述したように映像信号処理回路24から送信ライン26を通して送信される。

10

【0029】

EEPROM42にはCCD駆動信号に含まれるクロックパルス(H1、H2、GR)の周波数データが格納され、この周波数データは送信ライン28を通して映像信号処理回路24に送られ、映像信号VSを映像信号処理回路24で処理する際の処理タイミングはその周波数データに基づいて決められる。なお、図2には図示されていないが、映像信号処理ユニット12に対する電子内視鏡10の接続を検出する検出回路も設けられ、この検出回路から出力される接続検出信号も送信ライン28を通して映像信号処理回路24に送られる。

20

【0030】

画素信号伝送ライン22及び定電流回路44は本発明による画素信号伝送回路装置の一部を構成し、本発明によれば、画素信号伝送ライン22がCCD駆動回路18側で分岐させられて定電流回路44を介して電源ラインの電源BTに接続される点の特徴とされる。

【0031】

図3を参照すると、本発明による画素信号伝送回路装置の第1の実施形態の全体の構成が示される。同図に示すように、CCD撮像センサ16側にはPNPタイプのトランジスタTR1が設けられ、そのベースはCCD撮像センサ16の画素信号出力端子に接続される。トランジスタTR1のエミッタには画素信号伝送ライン22の一端が接続され、そのコレクタは接地される。上述したように、画素信号伝送ライン22の他端は一方ではキャパシタCを介してCDS回路36に接続され、他方では定電流回路44を介して電源BTに接続される。要するに、トランジスタTR1は単一トランジスタ増幅回路即ちエミッタフォロワとして構成される。なお、図3では、画素信号伝送ライン22は同軸ケーブルとして構成され、CCD撮像センサ16からCCD駆動回路18までの画素信号伝送ライン22の長さに対応した抵抗がR2として示される。

30

【0032】

図3に示すように、定電流回路44にはPNPタイプのトランジスタTR2が設けられ、そのベースは一方では抵抗R3を介して電源BTの正側に接続され、他方では抵抗R4を介して接地される。また、トランジスタTR2のエミッタは抵抗R5を介して電源BTの正側に接続され、そのコレクタは画素信号伝送ライン22に接続される。なお、図3から明らかなように、CCD撮像センサ16は電源BTから電源ライン46を介して給電される。

40

【0033】

定電流回路44から画素信号伝送ライン22に流れる定電流 i_1 は以下の式によって表される。即ち、

$$i_1 = (V_{cc} \times r_3 - r_3 \times V_b + r_4 \times V_b) / [(r_3 + r_4) \times r_5]$$
ここで、 V_{cc} は電源BTの電源電圧を示し、 V_b はトランジスタTR2のベース-エミッタ間の電圧を示し、 r_3 、 r_4 及び r_5 はそれぞれ抵抗R3、R4及びR5の抵抗値を示す。

【0034】

50

要するに、トランジスタＴＲ１のベースに印加される画素信号の基準電圧レベル（即ち、ＣＣＤ撮像センサ１６の基板電圧 V_{SUB} ）が個々のＣＣＤ撮像センサ１６の製品毎に変動したとしても、画素信号伝送ライン２２には定電流回路４４から定電流 i_1 が常に流れるので、個々のＣＣＤ撮像センサ１６から画素信号伝送ライン２２を通して出力される一連の画素信号に振幅の乱れが生じることはない。

【００３５】

図４を参照すると、本発明に対する比較のために、従来の画素信号伝送回路装置の全体の構成が示されている。図４に示すように、従来では、画素信号伝送ライン２２は単に適当な抵抗値の抵抗 R_6 を介して電源ＢＴの正側に接続されているだけである。従って、このような回路構成では、トランジスタＴＲ１のベースに印加される画素信号の基準電圧レベル（基板電圧 V_{SUB} ）が個々のＣＣＤ撮像センサ１６の製品毎に変動すると、電源ＢＴから抵抗 R_6 を介して画素信号伝送ライン２２に流れる電流が変化し、このため個々のＣＣＤ撮像センサ１６から画素信号伝送ライン２２を通して出力される一連の画素信号に振幅の乱れが生じることになる。従って、個々のＣＣＤ撮像センサ１６の製品毎に抵抗 R_6 の抵抗値を基準電圧レベルの変動に応じて個別に設定することが必要となるか、或いは抵抗 R_6 の抵抗値を個別に設定しない場合には、一連の画素信号の振幅の乱れを補正する処理が必要となる。

【００３６】

ところで、市販されているトランジスタは同じ型番の製品であっても、その特性に所謂バラツキがあることは知られている。従って、図３に示す第１の実施形態においては、定電流回路４４を構成するトランジスタＴＲ２の特性のバラツキのために、そのベース－エミッタ間の電圧 V_b が変動し得ることがある。そのような場合には、電流 i_1 は一定であっても、個々のトランジスタＴＲ２毎に変化し得るので、一連の画素信号のその後の処理については、電子内視鏡１０の製品毎に定電流 i_1 の変化に応じて変更することが要求される。

【００３７】

図５を参照すると、本発明による画素信号伝送回路装置の第２の実施形態の全体の構成が示され、この第２の実施形態では、トランジスタの特性のバラツキに起因する上述の問題を回避することができる。

【００３８】

第２の実施形態では、定電流回路は参照符号４４Ａで示され、この定電流回路４４Ａは第１の実施形態の場合とは異なった態様で構成される。即ち、定電流回路４４Ａでは、一対のＰＮＰタイプのトランジスタＴＲ３及びＴＲ４から成る一体成形品のＩＣチップ４８が使用され、同図に示すように、トランジスタＴＲ３のベースはトランジスタＴＲ４のエミッタに接続され、トランジスタＴＲ４のベースはトランジスタＴＲ３のコレクタに接続される。トランジスタＴＲ３のエミッタは抵抗 R_7 を介して電源ライン４６に接続され、そのコレクタは抵抗 R_8 を介して接地される。一方、トランジスタＴＲ４のエミッタは抵抗 R_9 を介して電源ライン４６に接続され、そのコレクタは画素信号伝送ライン２２に接続される。

【００３９】

なお、一対のトランジスタがＩＣチップとして一体成形された製品の場合でも、ＩＣチップ毎にその特性のバラツキはあるが、しかし各ＩＣチップに含まれる一対のトランジスタは同じ特性を示す。

【００４０】

図５に示す第２の実施形態にあつては、定電流回路４４Ａから画素信号伝送ライン２２に流れる定電流 i_2 は以下の式によって表される。即ち、

$$i_2 = (V_{cc} \times r_7 - r_7 \times V_b + r_8 \times V_b) / [(r_7 + r_8) \times r_9]$$

ここで、 V_{cc} は電源ＢＴの電源電圧を示し、 V_b はトランジスタＴＲ３及びＴＲ４のベース－エミッタ間の電圧を示し、 r_7 、 r_8 及び r_9 はそれぞれ抵抗 R_7 、 R_8 及び R_9 の抵抗値を示す。

【 0 0 4 1 】

もし抵抗 R_7 及び R_8 の抵抗値が共に等しいとき、定電流 i_2 は以下の式で表される。

$$i_2 = (V_{cc} \times r_7) / [(r_7 + r_8) \times r_9] \\ = V_{cc} / (2 \times r_9)$$

即ち、ベース - エミッタ間の電圧 V_b を含む項は排除され、このため定電流 i_2 は一対のトランジスタのそれぞれのベース - エミッタ間の電圧 V_b に依存しないと共に、定電流 i_2 を R_9 の抵抗値のみで定めることができる。

【 0 0 4 2 】

かくして、一対のトランジスタを含む IC チップ毎の特性（特に、ベース - エミッタ間の電圧 V_b ）にバラツキがあったとしても、そのことによって定電流 i_2 は影響されない。従って、図 3 に示した第 1 の実施形態の場合のように、一連の画素信号のその後の処理については、電子内視鏡 10 の製品毎に変更する必要はない。

10

【 0 0 4 3 】

図 6 のグラフを参照すると、定電流回路 44A の定電流特性が示されている。例えば、定電流回路 44A において、抵抗 R_7 、 R_8 及び R_9 の抵抗値 r_7 、 r_8 及び r_9 がそれぞれ 0.68k Ω 、4.3k Ω 及び 0.82k Ω であり、かつ電源 BT の電源電圧 V_{cc} が 15V であるとして、その定電流特性は図 6 のグラフに示すようなものとなる。同グラフにおいて、縦軸は定電流 i_2 の数値を示し、上述した条件下では定電流 i_2 は 2.86mA 程度となり、横軸はトランジスタ TR4 のコレクタに印加される電圧を示す。図 6 のグラフから明らかなように、トランジスタ TR4 のコレクタに印加される電圧が 12V を越えると、定電流回路 44A から

20

【 0 0 4 4 】

一方、抵抗 R_8 の抵抗値 r_8 を 4.3k Ω から 2.7k Ω に変えて、その他の条件については同じとすると、その定電流特性は図 7 のグラフに示すようなものとなる。図 7 のグラフから明らかなように、この場合では、定電流 i_2 は 4.37mA 程度となり、トランジスタ TR4 のコレクタに印加される電圧が 11V を越えると、定電流回路 44A からの出力電流 i_2 は次第に低下し、その定電流特性は維持されなくなる。かくして、抵抗 R_8 の抵抗値 r_8 を 2.7k Ω から更に抵抗 R_7 の抵抗値 r_7 (0.68k Ω) まで低下させたとき、その定電流特性が維持され得るコレクタ印加電圧の限界電圧は 11V から一層低下することになる。

【 0 0 4 5 】

30

要するに、定電流回路 44A の定電流特性が維持されるためには、トランジスタ TR4 のコレクタに印加される電圧については、抵抗 R_7 による電圧降下分の電圧と、トランジスタ TR3 のエミッタ - コレクタ間電圧と、トランジスタ TR4 のエミッタ - コレクタ間電圧とを合計した電圧以下とされなければならない。

【 0 0 4 6 】

ところで、トランジスタ TR4 のコレクタに印加される電圧は CCD 撮像センサ 16 から得られる画素信号の基準電圧レベル（基板電圧 V_{SUB} ）に他ならない。従って、例えば、電子内視鏡に用いられる CCD 撮像センサ 16 の製品において、基準電圧レベル（基板電圧 V_{SUB} ）が 11V から 12V の範囲内で変動するようなときには、上述したような条件下では、定電流回路 44A の定電流特性は得られないことになる。このような場合に定電流回路 44A の定電流特性を得るためには、電源 BT の電源電圧 V_{cc} を 15V から大巾に引き上げることが必要となるが、しかし電源 BT の電源電圧 V_{cc} を上げることは電子内視鏡の消費電力を増大させる結果となるので望ましくない。要するに、第 2 の実施形態のように、抵抗 R_7 及び R_8 の抵抗値 r_7 及び r_8 を共に等しくしたときには、電源 BT の電源電圧 V_{cc} に対して定電流回路 44A の定電流回路としての動作範囲が制限される。

40

【 0 0 4 7 】

図 8 を参照すると、本発明による画素信号伝送回路装置の第 3 の実施形態の一部が示され、この第 3 の実施形態では、図 5 に示した第 2 の実施形態での定電流回路 44A が定電流回路 44B によって置き換えられ、これにより電源 BT の電源電圧 V_{cc} が CCD 撮像センサ 16 から得られる画素信号の基準電圧レベル（基板電圧 V_{SUB} ）に対して比較的低くて

50

も、その定電流特性を維持することが可能となる。

【 0 0 4 8 】

定電流回路 4 4 B では、一対の N P N タイプのトランジスタ T R 5 及び T R 6 から成る一体成形品の第 1 の I C チップ 5 0 と、一対の P N P タイプのトランジスタ T R 7 及び T R 8 から成る一体成形品の第 2 の I C チップ 5 2 とが使用される。同図に示すように、第 1 の I C チップ製品 5 0 では、トランジスタ T R 5 のベースはトランジスタ T R 6 のエミッタに接続され、トランジスタ T R 6 のベースはトランジスタ T R 5 のコレクタに接続される。一方、第 2 の I C チップ 5 2 では、一対のトランジスタ T R 7 及び T R 8 の双方のベースが互いに接続される。

【 0 0 4 9 】

第 1 の I C チップ 5 0 においては、トランジスタ T R 5 のコレクタは抵抗 R 1 0 を介して電源ライン 4 6 に接続され、そのエミッタは抵抗 R 1 1 を介して接地される。また、トランジスタ T R 6 のエミッタは抵抗 R 1 2 を介して接地され、そのコレクタは第 2 の I C チップのトランジスタ T R 7 及び T R 8 のベースに接続されると共にトランジスタ T R 7 のコレクタに接続される。

【 0 0 5 0 】

一方、第 2 の I C チップ 5 2 においては、トランジスタ T R 7 及び T R 8 の双方のエミッタが電源ライン 4 6 に接続され、トランジスタ T R 8 のコレクタは画素信号伝送ライン 2 2 に接続される。

【 0 0 5 1 】

図 8 に示す第 3 の実施形態にあつては、第 1 の I C チップ 5 0 のトランジスタ T R 6 のコレクタから定電流 i_3 が出力され、その定電流 i_3 は以下の式によって表される。即ち、

$$i_3 = (V_{cc} \times r_{11} - r_{11} \times V_b + r_{10} \times V_b) / [(r_{11} + r_{10}) \times r_{12}]$$

ここで、 V_{cc} は電源 B T の電源電圧を示し、 V_b はトランジスタ T R 5 及び T R 6 のベース - エミッタ間の電圧を示し、 r_{10} 、 r_{11} 及び r_{12} はそれぞれ抵抗 R 1 0、R 1 1 及び R 1 2 の抵抗値を示す。

【 0 0 5 2 】

定電流 i_3 が第 2 の I C チップ 5 2 のトランジスタ T R 7 及び T R 8 のベースに印加されると、トランジスタ T R 8 のコレクタには同じ定電流 i_3 がコレクタ電流として発生して画素信号伝送ライン 2 2 に流される。なお、図 8 に示す第 2 の I C チップ 5 2 の接続態様は一般的にカレントミラー (CURRENT MIRROR) と言われるものである。

【 0 0 5 3 】

図 5 に示す第 2 の実施形態の場合と同様に、図 8 に示す第 3 の実施形態においても、もし抵抗 R 1 0 及び R 1 1 の抵抗値が共に等しいとき、定電流 i_3 は以下の式で表される。

$$i_3 = (V_{cc} \times r_{11}) / [(r_{11} + r_{10}) \times r_{12}] \\ = V_{cc} / (2 \times r_{12})$$

即ち、トランジスタ T R 5 及び T R 6 のそれぞれのベース - エミッタ間の電圧 V_b を含む項は排除され、このため定電流 i_3 は該ベース - エミッタ間の電圧 V_b に依存しないと共に、定電流 i_3 を R 1 2 の抵抗値 r_{12} のみで定めることができる。

【 0 0 5 4 】

図 9 を参照すると、P N P タイプのトランジスタの一般的な特性がグラフとして例示されている。グラフの縦軸はコレクタ電流を示し、その横軸はコレクタ - エミッタ間の電圧を示す。同グラフから明らかなように、一般的には、コレクタ - エミッタ間の電圧が概ね 0.2 V 以上であれば、コレクタ電流は一定に維持され、コレクタ - エミッタ間の電圧が 0.2 V より低下すると、コレクタ電流は次第に低下することになる。

【 0 0 5 5 】

そこで、第 1 の I C チップ 5 2 のトランジスタ T R 8 に注目した場合、例えば電源 B T の電源電圧 V_{cc} が 15 V であるとする、C C D 撮像センサ 1 6 から出力される画素信号の基準電圧レベル、即ち、C C D 撮像センサ 1 6 の基板電圧 V_{SUB} が 14.8 V 以下であれば、定電流回路 4 4 B の定電流特性が維持され得ることになる。

【 0 0 5 6 】

従って、図 5 に示した第 2 の実施形態の場合とは異なり、電子内視鏡に用いられる C C D 撮像センサ 1 6 の製品において、例えば、基準電圧レベル（基板電圧 V_{SUB} ）が 11 V から 12 V の範囲内で変動するような場合であっても、電源 B T の電源電圧 V_{CC} を 15 V から無用に引き上げることなしに定電流回路 4 4 B から定電流が得られるということになる。

【 0 0 5 7 】

【発明の効果】

以上の記載から明らかなように、本発明による C C D 駆動回路内に設けられた画素信号伝送ライン端が定電流回路を介して電源ラインに接続される画素信号伝送回路装置においては、画素信号伝送ラインを通して伝送される一連の画素信号の振幅に乱れを生じさせることはないので、その後の画素信号の処理回路の構成が簡単化され、ひいては電子内視鏡のコストの低減化を図ることができる。

10

【 0 0 5 8 】

また、定電流回路を構成する一対の抵抗の抵抗値を等しくすることにより、定電流回路から画素信号伝送ラインに供給される電流値を他の一つの抵抗の抵抗値のみにより定めることができるので、回路設計が簡単になる。

【図面の簡単な説明】

【図 1】本発明による画素信号伝送回路装置を組み込んだ電子内視鏡を用いる電子内視鏡システムの全体構成を示す概略ブロック図である。

【図 2】図 1 に示す電子内視鏡の C C D 駆動回路の詳細ブロック図である。

20

【図 3】本発明による画素信号伝送回路装置の第 1 の実施形態を示す回路図である。

【図 4】従来の画素信号伝送回路装置を示す回路図である。

【図 5】本発明による画素信号伝送回路装置の第 2 の実施形態を示す回路図である。

【図 6】図 5 に示す定電流回路の定電流特性の一例を示すグラフである。

【図 7】図 5 に示す定電流回路の定電流特性の別の例を示すグラフである。

【図 8】本発明による画素信号伝送回路装置の第 3 の実施形態を示す部分回路図である。

【図 9】図 8 の定電流回路で用いられる P N P タイプのトランジスタの一般的特性を示すグラフである。

【符号の説明】

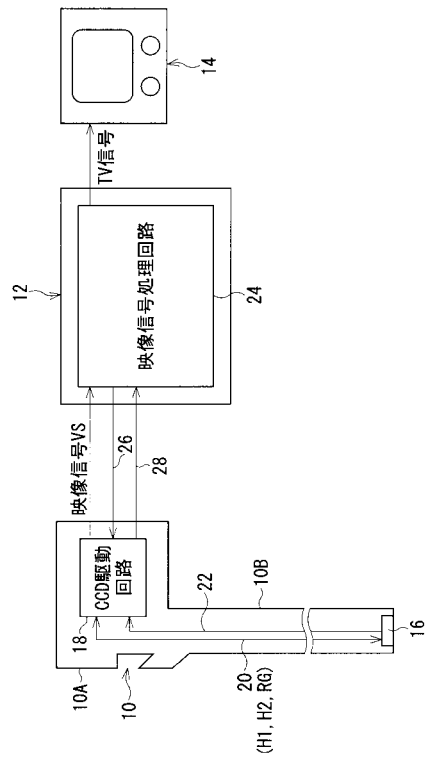
- 1 0 電子内視鏡
- 1 2 映像信号処理ユニット
- 1 4 T V モニタ装置
- 1 6 C C D 撮像センサ
- 1 8 C C D 駆動回路
- 2 0 ・ 2 2 信号ライン
- 2 4 映像信号処理回路
- 2 6 ・ 2 8 送信ライン
- 3 0 マイクロコンピュータ
- 3 2 タイミング回路
- 3 4 バッファ回路
- 3 6 C D S 回路
- 3 8 カウンタ
- 4 0 C C D プロセス回路
- 4 2 E E P R O M
- 4 4 ・ 4 4 A ・ 4 4 B 定電流回路
- 4 6 電源ライン
- T R 1 ~ T R 8 トランジスタ
- R 1 ~ R 1 2 抵抗
- C キャパシタ
- B T 電源

30

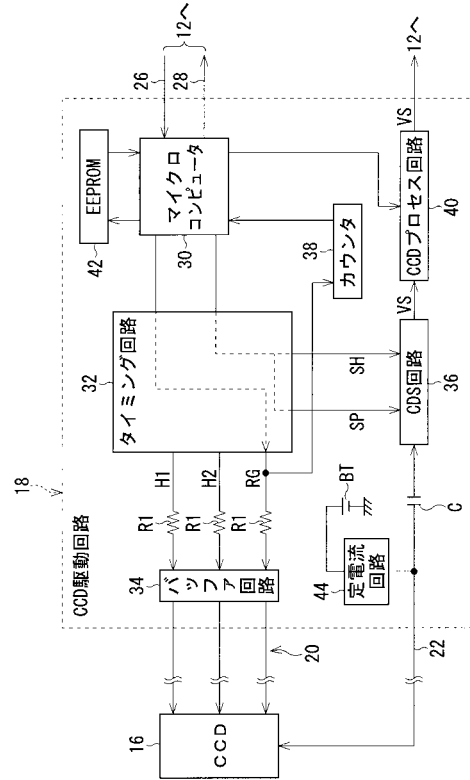
40

50

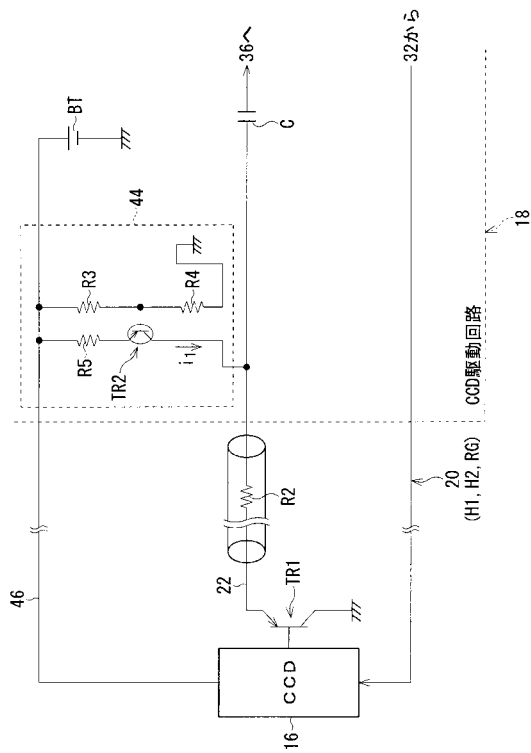
【図 1】



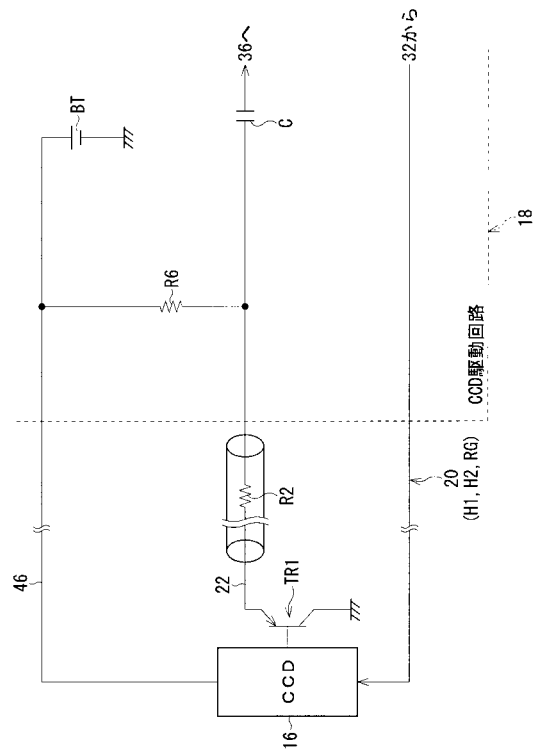
【図 2】



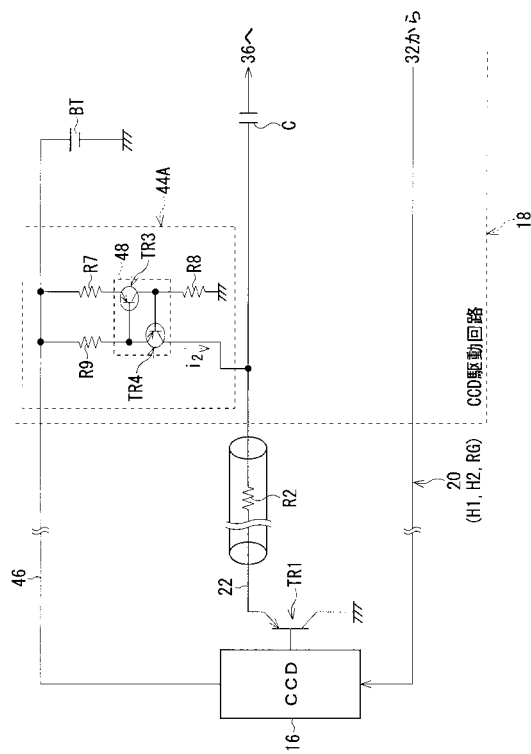
【図 3】



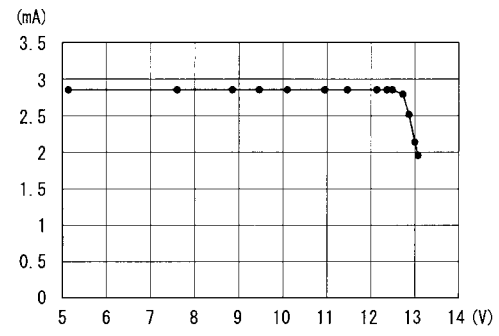
【図 4】



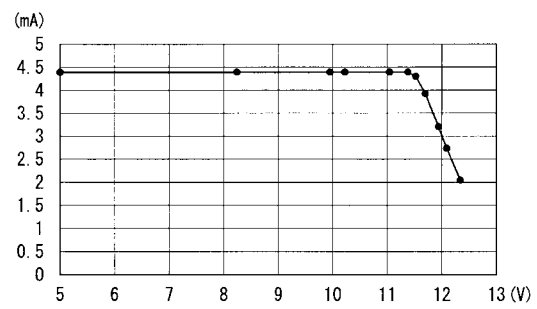
【図 5】



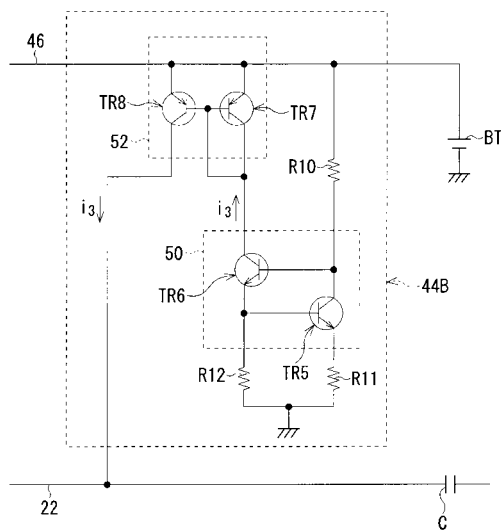
【図 6】



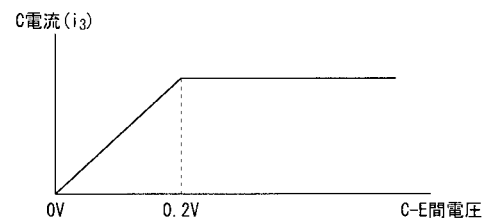
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. F I
H 0 4 N 7/18 (2006.01) H 0 4 N 7/18 M

(56)参考文献 特開平 0 1 - 1 9 8 1 8 2 (J P , A)
特開平 0 6 - 1 0 5 8 0 7 (J P , A)
特開昭 6 2 - 2 5 3 2 7 5 (J P , A)
特開平 0 7 - 2 8 7 1 7 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

A61B 1/04
H01L 27/148
H04N 5/14
H04N 5/225
H04N 5/335
H04N 7/18

专利名称(译)	电子内窥镜的像素信号传输电路装置		
公开(公告)号	JP4147012B2	公开(公告)日	2008-09-10
申请号	JP2001245946	申请日	2001-08-14
[标]申请(专利权)人(译)	旭光学工业株式会社		
申请(专利权)人(译)	宾得株式会社		
当前申请(专利权)人(译)	HOYA株式会社		
[标]发明人	高見敏 石塚之宏		
发明人	高見 敏 石塚 之宏		
IPC分类号	A61B1/04 H01L27/148 H04N5/14 H04N5/225 H04N5/335 H04N7/18 H04N5/372 H04N5/376		
FI分类号	A61B1/04.372 H01L27/14.B H04N5/14.Z H04N5/225.C H04N5/335.Z H04N7/18.M A61B1/00.680 A61B1/04.530 A61B1/05 H01L27/148.B H04N5/14 H04N5/225 H04N5/225.100 H04N5/225.500 H04N5/ /335.720 H04N5/335.760 H04N5/372 H04N5/376		
F-TERM分类号	4C061/JJ15 4C061/LL02 4C061/NN03 4C061/SS03 4C161/JJ15 4C161/LL02 4C161/NN03 4C161/ /SS03 4M118/AB01 4M118/BA10 4M118/DD09 4M118/FA06 5C021/PA04 5C021/XA17 5C021/XA52 5C022/AA09 5C022/AB40 5C022/AC42 5C022/AC69 5C024/BX02 5C024/GY01 5C024/HX02 5C024/ /HX40 5C024/HX44 5C024/HX46 5C054/AA01 5C054/BA01 5C054/CC07 5C054/CG02 5C054/CH02 5C054/EA01 5C054/EA05 5C122/DA26 5C122/EA54 5C122/EA55 5C122/FC17 5C122/FG15 5C122/ /GC86 5C122/GF04 5C122/HA34 5C122/HA50 5C122/HA67 5C122/HB08 5C122/HB10		
代理人(译)	松浦 孝		
审查员(译)	本乡 彻		
其他公开文献	JP2003052625A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了提供用于从电子内窥镜的固态成像装置发送一系列像素信号的像素信号传输电路装置，该像素信号传输电路被配置为不引起一系列像素信号的幅度的干扰提供一个装置。 解决方案：像素信号传输线22在固态成像装置16之间延伸，用于将一系列像素信号传输到电子内窥镜中的CCD驱动电路18。射极跟随器（TR1）插入在像素信号传输线的一端和固态成像装置的像素信号输出端之间。 CCD驱动电路设置有恒流电路44和固态图像传感器的电源（BT），并且固态图像传感器通过从电源延伸的电源线46供电。连接到电源线。

